

วงจร CDTA หลายเอาต์พุตแบบซีมอสที่ใช้แรงดันไฟเลี้ยงต่ำและการประยุกต์ใช้งาน

Low Voltage CMOS Multiple Output CDTAs and Its Applications

มนตรี สมดุลยกนก

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

38 ถนนเพชรเกษม บางหว้า ภาษีเจริญ กรุงเทพฯ 10160

โทร.0-2457-0068 ต่อ 123 E-mail: monsom@siamu.com

บทคัดย่อ

บทความนี้นำเสนอวงจร CDTA หลายเอาต์พุตแบบซีมอสที่ใช้โครงสร้างของวงจรตามแรงดันแบบพับที่สังเคราะห์มาจากวงจรโอทีเอชนิดหลายเอาต์พุตต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์ วงจรที่นำเสนอมีโครงสร้างง่ายไม่ซับซ้อนใช้ทรานซิสเตอร์น้อยแรงดันไฟเลี้ยงต่ำ มีความแม่นยำสูงและทำงานได้ดีในย่านความถี่สูง ย่านการทำงานของกระแสกว้างอินพุตทางกระแสมีค่าความต้านทานต่ำโดยมีการประยุกต์ใช้เป็นวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่สามารถปรับค่าความถี่ตอบสนองได้ทางอิเล็กทรอนิกส์ คุณสมบัติของวงจรที่ได้รับถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่าสอดคล้องกับคุณสมบัติทางทฤษฎี

Abstract

This paper presents the CMOS multi-output CDTAs based upon flipped voltage, which is synthesized from multi-output OTAs that connected to grounded capacitors. The proposed method has simple structure with decreased number of transistors, low voltage, high precision and wide bandwidth, wide input

range, accurate current transferred and very low resistance. One of its applications is the current mode universal filter that can be adjusted electronically. The obtained circuits are simulated by using the PSpice program and they are found to be in accordance with the theory.

1. บทนำ

การประมวลสัญญาณอนาลอกในปัจจุบัน ส่วนใหญ่ประกอบด้วยวงจรร้อยหลายวงจร เช่น วงจรสะท้อนกระแสวงจรรายกระแสคั้งที่ วงจรแปลงแรงดันเป็นกระแสหรือวงจรแปลงกระแสเป็นแรงดัน เป็นต้น เมื่อนำวงจรเหล่านี้มาประกอบกันสามารถสร้างเป็นวงจรประมวลสัญญาณรูปแบบกระแสที่มีคุณสมบัติต่าง ๆ ได้หลายชนิด เช่น วงจรคูณหรือหารสัญญาณ วงจรรองความถี่ และเป็นที่ยอมรับว่าวงจรรูปแบบกระแสมีข้อดีกว่าวงจรรูปแบบแรงดัน คือ แรงดันไฟเลี้ยงต่ำ การตอบสนองย่านความถี่สูงดี และวงจรมีขนาดเล็ก ซึ่งในการออกแบบวงจรรวมสมัยใหม่ โดยเฉพาะอุปกรณ์พกพาจะเน้นที่วงจรขนาดเล็กแรงดันต่ำ กำลังไฟต่ำอุปกรณ์ที่สามารถทำงานในลักษณะดังกล่าว เช่น โอทีเอ (OTA) เป็นอุปกรณ์ที่มีโครงสร้างง่าย สามารถปรับค่ากระแสไบอัสได้ทาง

อิเล็กทรอนิกส์อย่างมีประสิทธิภาพ [1] วงจรสายพานกระแส (CCII) [2] และวงจร (CDBA) [3] ถูกนำมาใช้ในการออกแบบการประมวลสัญญาณด้วยเช่นกัน

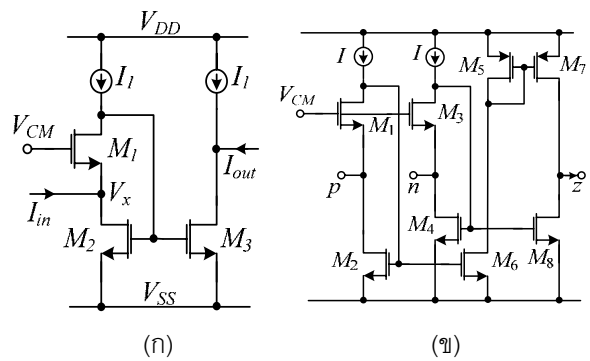
จากอดีตอุปกรณ์รูปแบบกระแสตัวหนึ่ง ถูกนำเสนอโดยการพัฒนาจากวงจรโอทีเอเดิมที่ดัดแปลงให้อินพุตเป็นกระแสแตกต่างใช้ชื่อว่า วงจรโอทีเอ อินพุตกระแสแตกต่าง (CDTA: Current Differencing Transconductance Amplifier) [4] และพัฒนามาอย่างต่อเนื่อง [5-7] ในทางทฤษฎีค่าความต้านทานอินพุตและเอาต์พุตต้องมีค่าเป็นศูนย์หรือเป็นอนันต์ตามลำดับ เพื่อนำผลต่างของกระแสมาเป็นอินพุตให้อิโอดีที่พอร์ตๆหนึ่งและมีอุปกรณ์พาสซีฟต่อรวมอยู่สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบอัสของโอทีเอ ต่อมาพบว่าวงจรซึ่งทำหน้าที่เป็นอินพุตกระแส [4-7] ที่ออกแบบมาไม่สามารถทำให้คุณสมบัติของค่าความต้านทานอินพุตมีค่าต่ำได้ ทำให้วงจรเกิดค่าความผิดพลาด อีกทั้งค่าตัวเก็บประจุแฝงที่พอร์ตอินพุตกระแสจะมีผลทำให้การใช้งานในช่วงความถี่สูงไม่เสถียร รวมทั้งยังใช้อุปกรณ์มาก ไฟเลี้ยงสูง การใช้พลังงานจึงสูงตามด้วย

บทความนี้นำเสนอ วงจรอินพุตกระแสแตกต่างชนิดหลายเอาต์พุตแบบซีมอส (CMOS Multiple Outputs CDTA: CMOS MO-CDTA) มีค่าความแม่นยำสูงเนื่องจากอินพุตมีค่าอิมพีแดนซ์ต่ำ โดยใช้หลักการของวงจรตามแรงดันแบบพับมาออกแบบเป็นวงจรอินพุตทางกระแสด้วยโอทีเอ วงจรที่นำเสนอใช้ทรานซิสเตอร์น้อย เอาต์พุตมีหลายเอาต์พุตและทำงานได้ดีในย่านความถี่สูง อินพุตปฏิบัติการกว้างอยู่ที่ $\pm 100 \mu\text{A}$ ใช้แรงดันไฟเลี้ยง $\pm 1.2 \text{ V}$ และกินกำลังไฟฟ้าที่ 1.2 mW

2. ทฤษฎีและหลักการ

2.1 วงจรกระแสแตกต่าง (Current Differencing Circuit)

การออกแบบวงจรตามแรงดัน (Voltage Follower) หรือวงจรกันชนตามแรงดัน (Voltage Buffer) ด้วยทรานซิสเตอร์ สามารถดัดแปลงเป็นวงจรตามกระแส ซึ่งมีคุณสมบัติ คือ ค่าความต้านทานของอินพุตสูงแต่ค่าความต้านทานของเอาต์พุตจะต่ำและอัตราขยายแรงดันเป็นหนึ่ง การออกแบบวงจรตามแรงดันมีหลายวิธี เช่น วงจรตามแรงดันแบบ Class-A [8] หรือแบบ class AB [9] เป็นต้น แต่วงจรถูกกล่าวมีค่าความต้านทานของเอาต์พุตไม่ต่ำมาก เมื่อสร้างเป็นวงจรอินพุตทางกระแสผลที่ได้จึงไม่เป็นไปตามทฤษฎี



รูปที่ 1 (ก) วงจรตามแรงดันแบบพับ (ข) วงจรตามกระแส

วงจรตามแรงดันแบบพับ(Flipped Voltage Follower) [10-11] ดังรูปที่ 1 (ก) เมื่อใช้ทรานซิสเตอร์จำนวน 3 ตัวแหล่งจ่ายกระแสคงที่ 2 ชุดทำงานเป็นวงจรตามแรงดันตามหลักการ เมื่อปรับให้ทำงานเป็นวงจรตามกระแส ดังรูปที่ 1 (ข) และมีคุณสมบัติเป็นวงจรที่มีค่าความต้านทานต่ำมาก

จากรูปที่ 1 (ข) สรุปคุณสมบัติของวงจรในทางอุดมคติออกเป็น อัตราขยายกระแส (a_f) ความต้านทานอินพุต (r_{in}) และความต้านทานเอาต์พุต (r_{out}) เป็นดังสมการที่ (1)-(6) ตามลำดับ

$$i_o = \varepsilon_p i_p - \varepsilon_n i_n \quad (1)$$

โดยที่

$$\varepsilon_p = \frac{g_{m6}g_{m7}(g_{m1} + g_{ds1})}{(g_{ds5} + g_{ds6})(g_{m1}g_{m2} + g_{ds1}g_{m2} + g_{ds1}g_{ds1})} \quad (2)$$

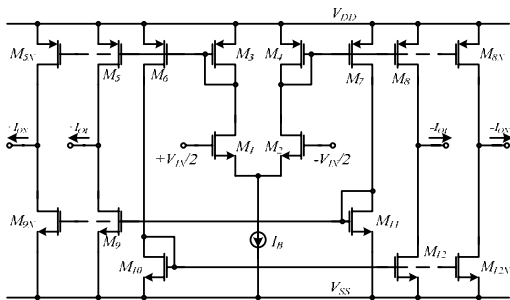
$$\varepsilon_n = \frac{g_{m3}g_{m6} + g_{ds3}g_{m6}}{g_{m3}g_{m4} + g_{ds3}g_{m4} + g_{ds3}g_{ds4}} \quad (3)$$

$$r_p = \frac{g_{ds1}}{g_{m1}g_{m2} + g_{ds1}g_{m2} + g_{ds1}g_{ds2}} \quad (4)$$

$$r_{in} = \frac{g_{ds3}}{g_{m3}g_{m4} + g_{ds3}g_{m4} + g_{ds3}g_{ds4}} \quad (5)$$

$$r_{out} = \frac{1}{g_{ds7} + g_{ds8}} \quad (6)$$

เมื่อ g_{ds_i} คือ ค่าความนำระหว่างขาคอนดักชันของทรานซิสเตอร์ตัวที่ i ส่วน $g_{m_{si}}$ คือ ค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ i พิจารณาจากสมการที่ (1)-(2) พบว่าอัตราขยายแรงดันและกระแสมีค่าประมาณ 1 ส่วนค่าความต้านทานอินพุตมีค่าต่ำและค่าความต้านทานเอาต์พุตมีค่าสูง ($g_{ds3} = r_{ds3}$)



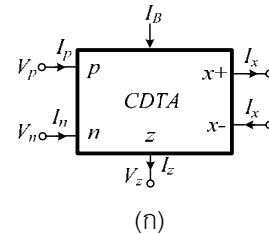
รูปที่ 2 วงจรโอทีเอหลายเอาต์พุตแบบซีมอส

2.2 วงจรโอทีเอหลายเอาต์พุตแบบซีมอส

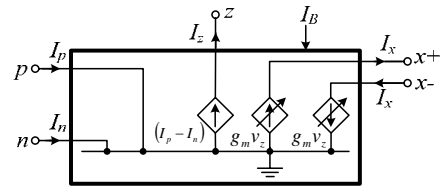
วงจรโอทีเอหลายเอาต์พุตแบบซีมอส (CMOS Multiple Output Operational Transconductance Amplifier: CMOS MO-OTA) ดังรูปที่ 2 มีคุณสมบัติเอาต์พุตเป็นกระแสอินพุตเป็นแรงดัน [12] สมการความสัมพันธ์ของอินพุตและเอาต์พุตมีค่าเป็น

$$\pm \frac{I_o}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{ox} W/L)_{1,2}} \quad (7)$$

จากสมการที่ (7) ค่าทรานสคอนดักแตนซ์ (g_m) นั้น สามารถปรับค่าได้ทางอิเล็กทรอนิกส์ จากการปรับค่ากระแสไบอัส (I_B) ของโอทีเอ



(ก)



(ข)

รูปที่ 3 (ก) สัญลักษณ์ (ข) วงจรเสมือนของ CDTA

2.3. วงจรโอทีเออินพุตกระแสแตกต่างชนิดหลายเอาต์พุตแบบซีมอส

บทความนี้นำเสนอ วงจรโอทีเออินพุตกระแสแตกต่างชนิดหลายเอาต์พุตแบบ (CMOS MO-CDTA) ทางอุดมคติสัญลักษณ์และวงจรเสมือนเป็นดังรูปที่ 3 (ก) และรูปที่ 3 (ข) ตามลำดับ คุณสมบัติโดยทั่วไปของวงจรถูกหาได้จาก

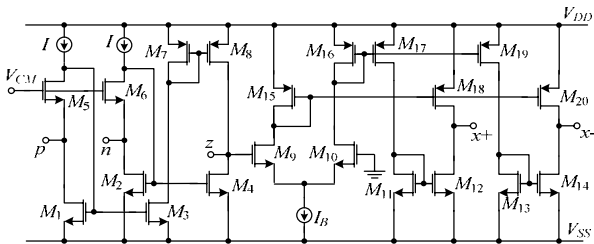
$$\begin{bmatrix} V_p \\ V_n \\ I_z \\ I_x \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & \pm g_m \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ V_x \\ V_z \end{bmatrix} \quad (8)$$

โดยการนำวงจรระแสแตกต่างและวงจรโอทีเอมาต่อคาสเคดเพื่อให้ทำงานเป็นวงจรถือ CMOS MO-CDTA) ดังรูปที่ 4 และสามารถหาค่ากระแสเอาต์พุตได้ดังสมการที่ (9) โดยมีขนาดของทรานซิสเตอร์ที่ใช้ดังตารางที่ 1

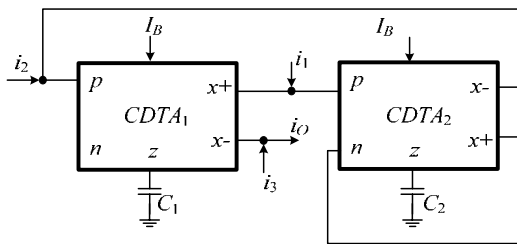
$$I_O = g_m Z_z (I_p - I_n) \quad (9)$$

ตารางที่ 1 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรที่นำเสนอ

Transistor	W(μm)	L(μm)
M1-M8	20	1
M9-M10	5	1
M11-M14	3	1
M15-M20	5	1



รูปที่ 4 วงจร (CMOS MO-CDTA) ที่นำเสนอ



รูปที่ 5 การประยุกต์ใช้งานเป็นวงจรกรองความถี่หลายหน้าที่

รูปแบบกระแส

3. การประยุกต์ใช้งานของวงจรที่นำเสนอ

เพื่อยืนยันการทำงานของวงจร (CMOS MO-CDTA) ที่นำเสนอ โดยการประยุกต์ใช้งานเป็นวงจรกรองความถี่หลายหน้าที่ (Universal Filter) แบบหลายอินพุตและหนึ่งเอาต์พุตดังรูปที่ 5 ซึ่งกระแสเอาต์พุตของวงจรหาได้ดังสมการที่ (10)

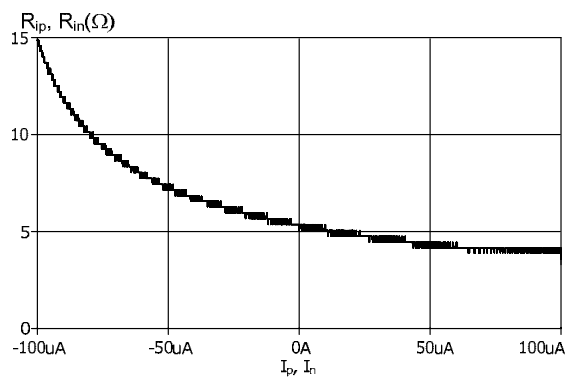
$$i_o = \frac{\left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) i_1 - \left(\frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2} \right) i_2 + \left(s^2 + s \frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2} \right) i_3}{D(s)} \quad (10)$$

โดยที่ $D(s) = s^2 + s \frac{g_{m2}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}$

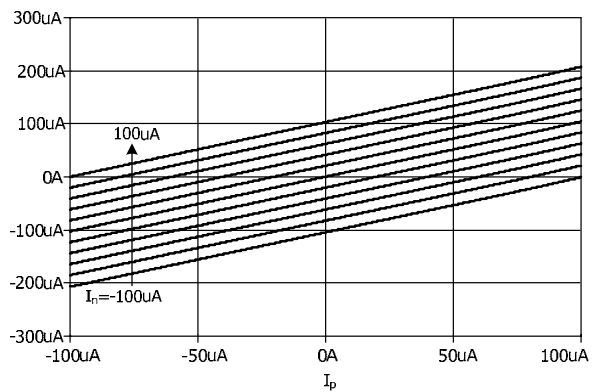
โดยกำหนดให้ $g_{m1}=g_{m2}=g_m$ และ $C_1=C_2=C$ ค่าความถี่ตอบสนองหาได้จาก $\omega_0 = g_m/C$ ที่ค่า $Q=1$

4. ผลการจำลองการทำงานของวงจร

วงจร (CMOS MO-CDTA) ที่นำเสนอ สามารถยืนยันคุณสมบัติและประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice ที่ใช้แบบจำลอง (Model) MOSIS TSMC 0.25 μm แรงดันไฟเลี้ยงที่ใช้มีค่า ± 1.2 V และกระแสไบอัส (I_B) มีค่าที่เท่ากับ 100 μA

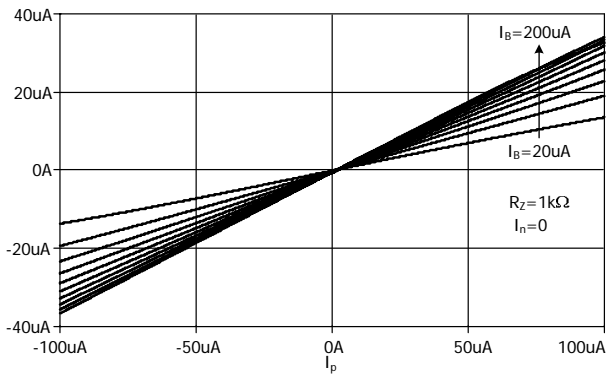


รูปที่ 6 ค่าความต้านทานของอินพุตที่พอร์ต p และ n



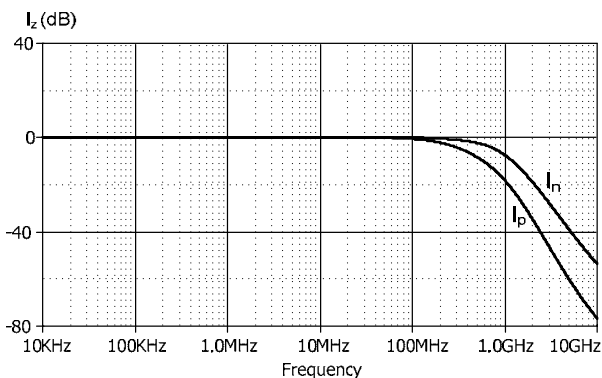
รูปที่ 7 ค่าความแตกต่างของกระแสอินพุตที่พอร์ต z

จากรูปที่ 6 แสดงค่าความต้านทานอินพุตที่พอร์ต p และ n เมื่อป้อนกระแสที่ -100 μA ถึง 100 μA พบว่าค่าความต้านทานอินพุตที่ได้มีค่าต่ำมากและในรูปที่ 7 แสดงค่ากระแสที่พอร์ต z เมื่ออินพุต I_p และ I_n แปรค่าที่ -100 μA ถึง 100 μA ซึ่งเห็นได้ว่าค่าของกระแสเอาต์พุตมีความแม่นยำสูง

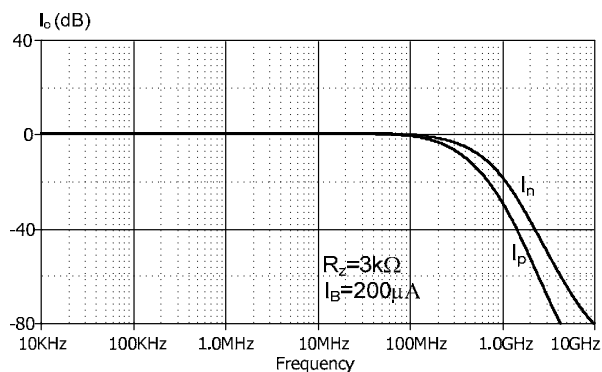


รูปที่ 8 กระแสที่พอร์ต x เมื่อทำการปรับค่ากระแสไบอัส I_B

จากรูปที่ 8 แสดงกระแสเอาต์พุต I_x เมื่อความต้านทาน $R_z = 1\text{k}\Omega$ ต่ออยู่ที่พอร์ต z ขณะที่แปรค่าอินพุต I_p ที่ $-100\mu\text{A}$ ถึง $100\mu\text{A}$ โดยที่ $I_n = 0$ และปรับค่า I_B ตั้งแต่ $20\mu\text{A}$ ถึง $200\mu\text{A}$ พบว่ากระแสของเอาต์พุตมีความสอดคล้องกับสมการที่ (9)



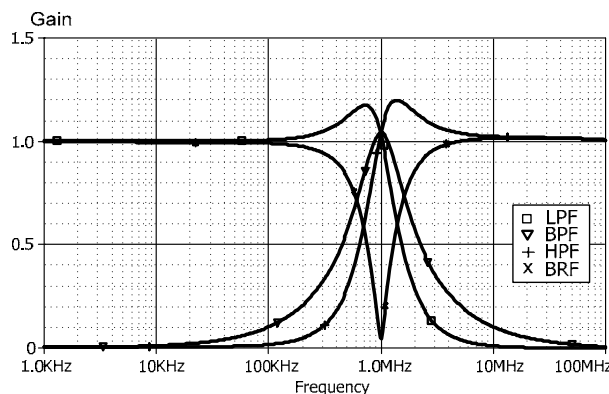
รูปที่ 9 การตอบสนองความถี่ที่พอร์ต z ที่อินพุต I_p และ I_n



รูปที่ 10 การตอบสนองความถี่ที่พอร์ต x ที่อินพุต I_p และ I_n

จากรูปที่ 9 และ 10 แสดงผลตอบสนองทางความถี่ของพอร์ต z และพอร์ต x ตามลำดับ เมื่อป้อน

อินพุตที่พอร์ต p และ n พบว่าที่พอร์ต z ผลตอบสนองความถี่อยู่ที่ 235 MHz และ 576 MHz ตามลำดับ ส่วนที่พอร์ต x มีค่าความต้านทานประมาณ $3\text{ k}\Omega$ (เพื่อให้เกนมีค่าประมาณ 1) ผลการตอบสนองความถี่อยู่ที่ 180 MHz และ 256 MHz ตามลำดับ



รูปที่ 11 การประยุกต์ใช้งานเป็นวงจรรองความถี่ของรูปที่ 5

จากรูปที่ 11 คุณสมบัติของวงจรรองความถี่ทั้ง 4 แบบ การประยุกต์ใช้งานของวงจร CMOS MO-CDTA ของรูปที่ 5 เมื่อกำหนดให้ $I_B = 15\mu\text{A}$ และ $C_1 = C_2 = 20\text{ pF}$ ค่าความถี่ตอบสนองของวงจรที่นำเสนอนี้ที่ 1 MHz

5. บทสรุป

บทความนี้นำเสนอ วงจร(CMOS MO-CDTA) ที่ใช้ไฟเลี้ยงต่ำ $\pm 1.2\text{ V}$ กินกำลังไฟที่ 1.2 mW อินพุตกระแสมีค่าความต้านทานต่ำซึ่งสอดคล้องกับหลักการทางทฤษฎี อาศัยโครงสร้างของวงจรตามแรงดันแบบพับ วงจรที่นำเสนอนี้มีโครงสร้างง่ายไม่ซับซ้อน มีความแม่นยำสูง ใช้ทรานซิสเตอร์น้อยกว่าบทความในอดีต มีการประยุกต์ใช้เป็นวงจรรองความถี่ สามารถปรับค่าความถี่ตอบสนองได้ทางอิเล็กทรอนิกส์ การทำงานในย่านความถี่สูงค่อนข้างเสถียร วงจรที่นำเสนอนี้จึงเหมาะกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป

กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณมหาวิทยาลัยที่สนับสนุนการทำวิจัยให้กับคณาจารย์ พล.ท.ดร.สมพงษ์ ตุ่มสวัสดิ์ หัวหน้าภาควิชาวิศวกรรมไฟฟ้า ผู้ให้คำแนะนำสำหรับแนวคิดใหม่ในการวิจัย และ ผศ.ดร.พิพัฒน์ พรหมมี ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ผู้ให้คำปรึกษาและคำแนะนำในการทำวิจัย

เอกสารอ้างอิง

- [1] E. Sanchez-sinnencio, R. L. Geiger and H. Nevarez-Lozano., "Generation of Continuous - Time Two Integrator Loop OTA filter structures," IEEE Trans. Circuits and Syst., Vol. 35, pp. 936-946, 1988.
- [2] E. Brunn., "CMOS high speed, high precision current conveyor and current-feedback amplifier structures," Int. J. Electron., Vol. 74, No.1, pp.93-100, 1993.
- [3] C. Acar, S. Ozoguz., "A versatile building block current differencing buffered amplifier suitable for analog signal processing filters," Microelectron. Journal., Vol. 30, pp.157-60, 1999.
- [4] D. Biolek., "CDTA building block for current-mode analog signal processing," Proc. of the ECCTD'03., Vol. III, Krakow, Poland, pp. 397-400, 2003.
- [5] M. Siripruchyanun, W. Jaikla., "CMOS current-controlled current differencing transconductance amplifier and applications to analog signal processing," Int. J. Electron. Commun. (AEÜ)., Vol. 62, pp. 277-287, 2008.
- [6] W. Tangsrirat, T. Dumawipata and W. Surakamponorn., "Multiple - input single-output current-mode multifunction filter using current differencing transconductance amplifiers," Int. J. Electron. Commun. (AEÜ)., Vol. 61, pp. 209-214, 2007.
- [7] T. R. Viswanathan., "CMOS transconductance element," Proc. IEEE., Vol. 74, pp. 222-224, 1986.
- [8] A. Fabre and M. Alami., "A Precise Macromodel for Second Generation Current Conveyors," IEEE Trans. Circuits and Syst I., Vol. 44, No.7, pp. 639-642, July, 1997.
- [9] J. Ramirez-Angulo, R.G. Carvajal, J. Martinez-Heredia., "1.4 V supply, wide swing, high frequency CMOS analogue multiplier with high current efficiency," Proc. of ISCAS 2000., Geneva, Switzerland, pp. 533-536, May., 2000.
- [10] A. Torralba, R. G. Carvajal, J. Galan and J. Ramirez-Angulo., "Compact low power high slew rate CMOS buffer for large capacitive loads," Electron. Lett., Vol. 32, No.22, pp.1348-1349, Oct., 2002.

- [11] J. Ramirez-Angulo, S. Thoutam, A. Lo'pez-Martin and R.G. Carvajal., "Low-voltage CMOS analogue four quadrant multiplier based on flipped voltage followers," *Electron. Lett.*, Vol. 39, No.25, pp. 1771-1772, Dec., 2003.
- [12] P.E. Allen and D.R. Holberg, "CMOS Analog circuit design," Holt Rinehart and Winston, Inc., 1987.