

การออกแบบและสร้างวงจรสังเคราะห์ความถี่แถบกว้างโดยใช้เฟสล็อกกลูบ ที่ควบคุมด้วยไมโครคอนโทรลเลอร์ ESP32

Design and Implementation of ESP32 Microcontroller-controlled Phase Locked Loop Wideband Frequency Synthesizer

สาวัดดี บุญยะเวศ¹ อนิวัฒน์ พลอดภัย² และวินัย ศิลารวม³
สถาบันนวัตกรรมมหานคร มหาวิทยาลัยเทคโนโลยีมหานคร¹,
ศูนย์วิจัยดาวเทียมขนาดเล็กไทพ์ฒ มหาวิทยาลัยเทคโนโลยีมหานคร²,
สถาบันวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร³
E-mail: sawat@mut.ac.th¹, Aniwat@mut.ac.th² และ vinai@mut.ac.th³

บทคัดย่อ

บทความนี้นำเสนอการออกแบบและสร้างวงจรสังเคราะห์ความถี่แบนด์กว้างด้วยวงจรเฟสล็อกกลูบที่ใช้วงจรรวม HMC829 ต่อร่วมกับวงจรรองกลูบแบบพาสซีฟและวงจรสังเคราะห์ความถี่อ้างอิงที่ควบคุมด้วยบอร์ด ESP32 ทำงานในย่านความถี่ 2.8 - 4.2 GHz มีคุณสมบัติที่สำคัญ คือ ให้ค่าความถี่ที่เที่ยงตรงและค่าเฟสจอยซ์ต่ำ โดยยืนยันได้อย่างดีจากผลการทดลองจริง

คำสำคัญ: วงจรสังเคราะห์ความถี่, เฟสล็อกกลูบ, แบนด์กว้าง, เฟสจอยซ์

Abstract

This article presents the design and implementation of the ESP32-controlled wideband frequency synthesizer using the phase locked loop based on the integrated HMC829 and passive loop filter. The proposed frequency synthesizer can operate at the band of 2.8 - 4.2 GHz. It offers some key features of

high accuracy of frequency output and low phase noise. The measured results are given to confirm the concept of the proposed circuit.

Keywords: Frequency synthesizer, Phase locked loop, Wideband, Phase noise

1. บทนำ

ในปัจจุบันการวิจัยและพัฒนาาระบบสื่อสารแบบไร้สายกำลังได้รับความสนใจเป็นอย่างมาก ทั้งนี้เนื่องจากอุปกรณ์ที่ใช้ในระบบสื่อสารแบบนี้มีคุณภาพดีขึ้น ใช้กำลังไฟลดลง ราคาถูกและขนาดเล็กลง นอกจากนี้ แบตเตอรี่ที่นำมาใช้กับอุปกรณ์เหล่านี้ก็มีอายุใช้งานได้ยาวนานขึ้น ในขณะที่วงจรสังเคราะห์ความถี่ซึ่งเป็นส่วนประกอบที่สำคัญอย่างมากในระบบสื่อสารแบบไร้สายยุคใหม่ ทั้งนี้ วงจรสังเคราะห์ความถี่มักจะถูกใช้ในการแปลงย่านความถี่ของเครื่องส่งและเครื่องรับของระบบสื่อสารดังกล่าวนี้ ซึ่งคุณภาพของวงจรสังเคราะห์ความถี่จะส่งผลถึงคุณภาพของระบบสื่อสารนี้ด้วย ซึ่งพารามิเตอร์ที่มักนำมาใช้กำหนดคุณภาพของวงจรสังเคราะห์ความถี่

คือ เฟส noise (phase noise) และคลื่นแปลกปลอม (spurious tone) โดยวงจรสังเคราะห์ความถี่ที่ดี ควรมีค่าเฟส noise และค่าคลื่นแปลกปลอมต่ำด้วยการใช้กำลังไฟฟ้าต่ำที่สุด [1 - 3]

วิธีการสร้างวงจรสังเคราะห์ความถี่นั้นมีการนำเสนอหลายรูปแบบด้วยกัน อาทิเช่น วิธีการสังเคราะห์ความถี่แบบดิจิทัลโดยตรง (direct digital frequency synthesizer : DDS) จะเป็นวิธีที่อาศัยเทคโนโลยีวงจรรวมแบบดิจิทัลในการทำประมวลผลแล้วใช้วงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (digital to analog converter) และวงจรกรองความถี่ต่ำผ่าน (low pass filter) เพื่อให้ได้สัญญาณเอาต์พุตเป็นรูปคลื่นไซน์แบบอนาล็อก ข้อดีของวิธีนี้คือ ค่าความถี่เปลี่ยนแปลงได้เร็วและปรับได้ละเอียดมาก (high frequency resolution) อย่างไรก็ตาม หากต้องการสังเคราะห์ค่าความถี่สูงๆ มีความต้องการใช้กำลังไฟที่มากขึ้น ส่วนอีกวิธีหนึ่งเรียกว่าวิธีการสังเคราะห์ความถี่โดยอ้อมด้วยวงจรเฟสล็อก ลูป (Indirect frequency synthesizer based on phase locked loop: PLL) ซึ่งสัญญาณเอาต์พุตที่ได้จากวงจรออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน (voltage controlled oscillator: VCO) จะมีค่าความถี่ที่ถูกควบคุมด้วยความถี่ของสัญญาณอ้างอิงที่มีเสถียรภาพ โดยรูปแบบที่นิยมนำไปใช้งานกันมากจะเป็นวงจรสังเคราะห์ความถี่แบบแบนด์วิดท์ของลูป ชนิดแคบ (narrow loop bandwidth) [4 - 5] ซึ่งมีข้อดีคือ เฟส noise และสัญญาณแปลกปลอมมีค่าต่ำ ส่วนข้อด้อยที่สำคัญคือ การปรับความถี่ทำได้ค่อนข้างช้า ซึ่งมีการปรับปรุงให้ดีขึ้นด้วยวงจรสังเคราะห์ความถี่ชนิดตัวหาร N แบบทศนิยม (fractional-N

synthesizer) [6] แต่ก็มีผลทำให้สัญญาณแปลกปลอมเพิ่มขึ้น เพื่อลดข้อด้อยดังกล่าวข้างต้น ในบทความนี้ได้นำเสนอการออกแบบและสร้างวงจรสังเคราะห์ความถี่แบบดังกล่าวบนพื้นฐานของ PLL ด้วยวงจรรวม HMC829 ที่ควบคุมด้วยบอร์ดไมโครคอนโทรลเลอร์ ESP32 โดยเป็นวงจรสังเคราะห์ความถี่ที่มีคุณสมบัติเด่นคือ มีค่าเฟส noise ต่ำมาก นอกจากนี้ยังมีการสร้างขึ้นจริง โดยมีการยืนยันจากผลการทดสอบการทำงานของวงจร

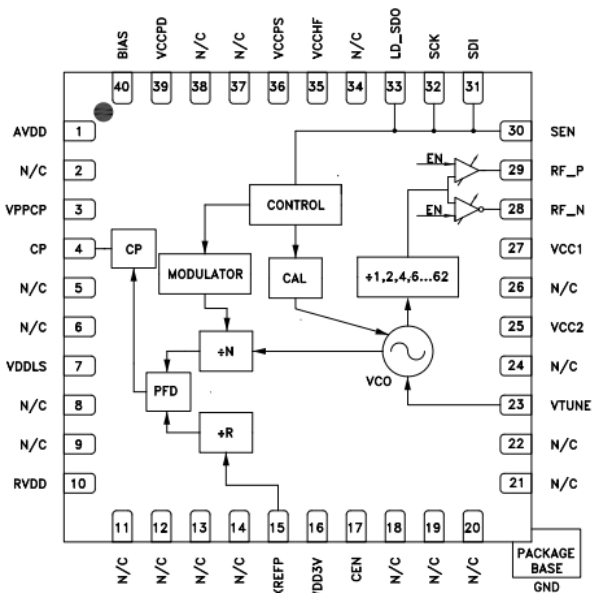
2. วงจรที่นำเสนอ

ในหัวข้อนี้ จะกล่าวถึงหลักการทำงานเบื้องต้นของวงจรรวม HMC829 และรายละเอียดของการออกแบบและการสร้างวงจรสังเคราะห์ความถี่ที่นำเสนอ ดังรายละเอียดต่อไปนี้

2.1 หลักการทำงานของวงจรรวม HMC829

เนื่องจาก HMC829 เป็นส่วนประกอบหลักที่สำคัญของวงจรสังเคราะห์ความถี่ที่นำเสนอในบทความนี้ ในส่วนแรกนี้จะกล่าวถึงคุณสมบัติและการทำงานเบื้องต้นของวงจรรวมนี้ กล่าวคือ HMC829 เป็นวงจรรวมแบบ 40 ขาที่ภายในเป็นวงจร PLL แบบดังกล่าวที่มีสัญญาณรบกวนต่ำ ซึ่งตัวหารความถี่เป็นแบบทศนิยม (fractional N) ดังแสดงเป็นแผนผังการทำงานเบื้องต้นในรูปแบบที่ 1 ซึ่งประกอบด้วย วงจร VCO วงจรตรวจจับเฟส (phase detector :PD) วงจรหารความถี่ N ในลูปของ PLL วงจรหารความถี่ k ของสัญญาณเอาต์พุตของ VCO และวงจรในส่วนควบคุมที่มีวงจรมอดูเลเตอร์ (modulator) และวงจรการปรับค่ามีฟังก์ชันการตั้งค่าทั้งแบบปรับเอง (manual) และ

ปรับแบบอัตโนมัติ (autocalibration) ซึ่งรองรับการสื่อสารอนุกรมแบบ SPI (serial peripheral interface) โดยสัญญาณเอาต์พุตที่วงจร VCO จะมีความถี่มูลฐานอยู่ในย่าน 2,400 – 4,200 MHz และปรับย่านความถี่ได้อีก 2 ย่าน คือ 45-1,050 MHz และ 1,400-2,100 MHz ด้วยการปรับตัวหารค่าความถี่เอาต์พุต k ในช่วง 1/2/4/6/.../60/62 ส่วนวงจรตรวจจับเฟส (phase detector) รองรับความถี่ใช้งานได้ถึง 100 MHz และมีแบนด์วิดท์ของรูปแบบกว้างให้สัญญาณเอาต์พุตที่มีเฟสลอยซ์และสัญญาณแปลกปลอมต่ำทุกย่านความถี่ใช้งาน



รูปที่ 1 แผนผังการทำงานของ HMC829.

ในการใช้งานวงจรรวม HMC829 เบื้องต้น จะแบ่งเป็น 2 ขั้นตอนดังนี้ คือ

1. การกำหนดค่าความถี่อ้างอิง f_{REF} และค่าความถี่เอาต์พุต f_{OUT} กล่าวคือ

$$f_{REF} = \frac{f_{xtal}}{R} \quad (1)$$

$$f_{OUT} = \frac{f_{VCO}}{k} \quad (2)$$

$$f_{VCO} = Nf_{REF}; N = N_{int} + N_{frac} \quad (3)$$

โดยที่

f_{xtal} = ความถี่ของสัญญาณอ้างอิงภายนอก

f_{VCO} = ความถี่ของสัญญาณเอาต์พุต VCO

R = ตัวหารความถี่ของสัญญาณอ้างอิง

k = ตัวหารความถี่ที่เอาต์พุต VCO

N = ตัวหารความถี่ในระบบ PLL

N_{int} = ค่าจำนวนเต็มของ N

N_{frac} = ค่าทศนิยมของ N

2. การกำหนดค่ารีจิสเตอร์ของ HMC829 เพื่อ

ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ผ่านทาง การสื่อสารอนุกรมแบบ SPI ดังรายละเอียดตามตารางที่ 1 [7] โดยรายละเอียดการออกแบบวงจรจะกล่าวถึงในหัวข้อถัดไป

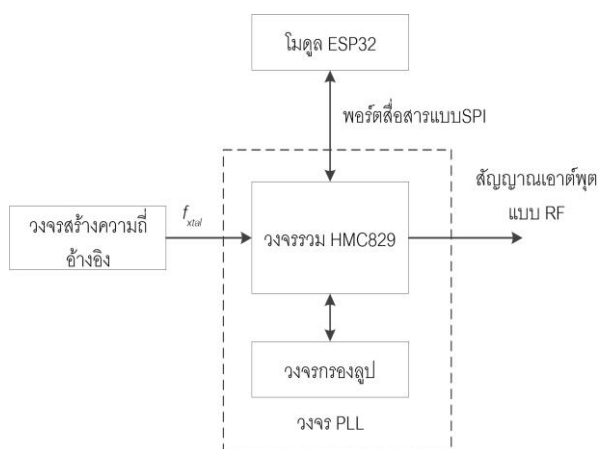
2.2 วงจรสังเคราะห์ความถี่ที่น่าเสนอ

สำหรับแผนผังการทำงานของวงจรสังเคราะห์ความถี่ที่น่าเสนอ ในบทความนี้ได้แสดงดังในรูปที่ 2 ซึ่งประกอบด้วยวงจร PLL ที่มีวงจรรวม HMC829 และวงจรกรองรูปแบบพาสซีฟ (passive loop filter) วงจรสร้างความถี่อ้างอิง 50 MHz และโมดูล ESP32 ส่วนรายละเอียดการออกแบบวงจรแต่ละส่วนได้แสดงในรูปที่ 3 ถึงรูปที่ 5

จากวงจร PLL ในรูปที่ 3 นั้น วงจรรวม HMC829 จะต่อร่วมกับวงจรกรองรูปที่มีแบนด์วิดท์ 130 kHz ดังแสดงในรูปที่ 6 และวงจรขยายแบบสัญญาณรบกวนต่ำที่ใช้วงจรรวม QPL547 ที่มีอัตราขยาย 19.5 dBm เพื่อเพิ่มกำลังของสัญญาณที่

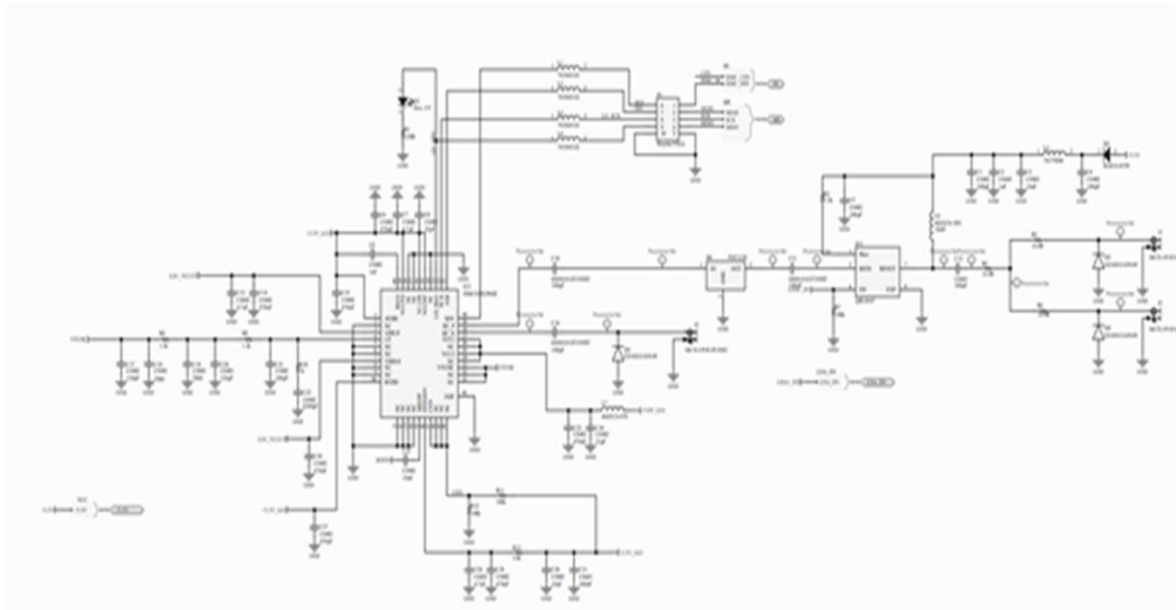
ตารางที่ 1 การกำหนดค่ารีจิสเตอร์ของ HMC829

ลำดับที่	ชื่อรีจิสเตอร์	หน้าที่ของรีจิสเตอร์	ค่ารีจิสเตอร์ปกติ
1	REG0x00	power soft reset	0x20
2	REG0x01	enable register	0x02
3	REG0x02	R of reference frequency setting	0x01
4	REG0x03	N_{int} setting	20-524,284 (user setting)
5	REG0x04	N_{frac} setting	$N_{frac} \times 2^{24}$ (user setting)
6	REG0x05	VCO configuration	
	REG0x05-00	VCO subband frequency selection	0x0000
	REG0x05-01	enable VCO subsystem	0x0F88
	REG0x05-02	RF divider setting, RF output gain setting	user setting
	REG0x05-03	RF output port setting	user setting
	REG0x05-04	special register	0xB6A0
	REG0x05-05	special register	0x7E28
	REG0x05-06	special register	0x7FB0
7	REG0x06	modulator setting	0x230B4A
8	REG0x07	lock detection setting	0x014D
9	REG0x08	analog enable setting	0xC1BEFF
10	REG0x09	charg pump setting	user setting
11	REG0x0A	VCO autocalibration setting	0x2045
12	REG0x0B	phase detector setting	0x0F8061
13	REG0x0C	Fine frequency correction setting	0x0000
14	REG0x0F	SPI pin setting	0x01

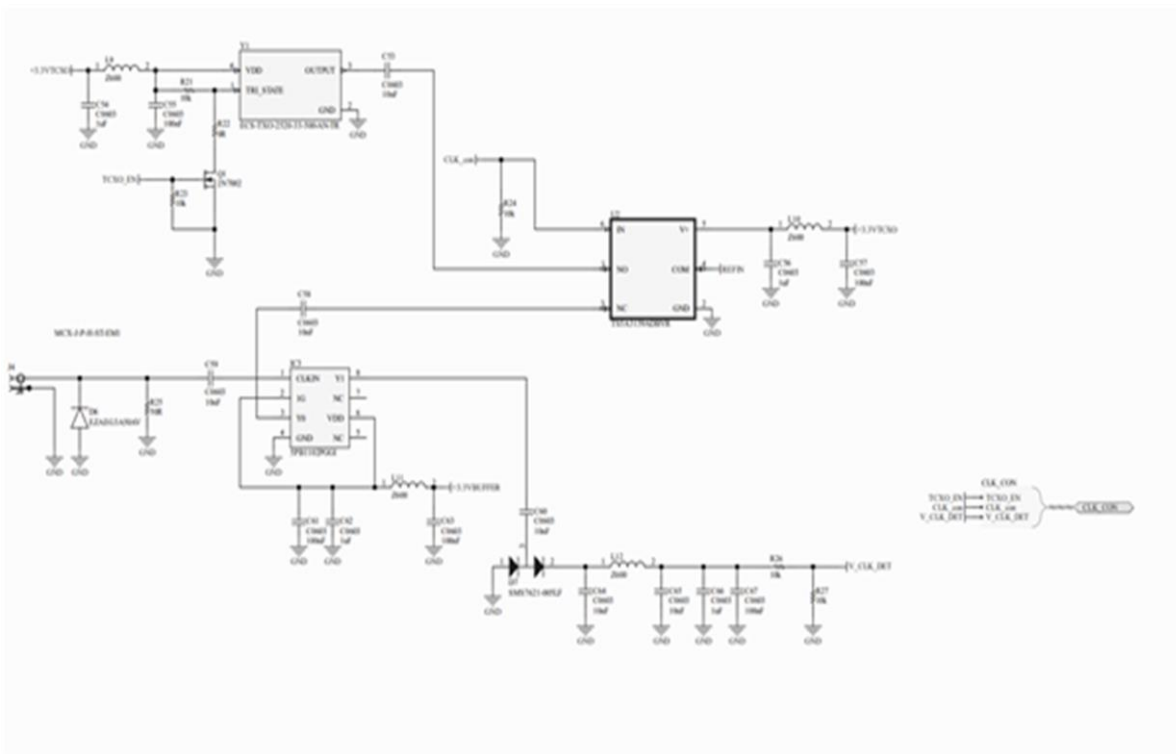


รูปที่ 2 แผนผังของวงจรสังเคราะห์ความถี่ที่นำเสนอ

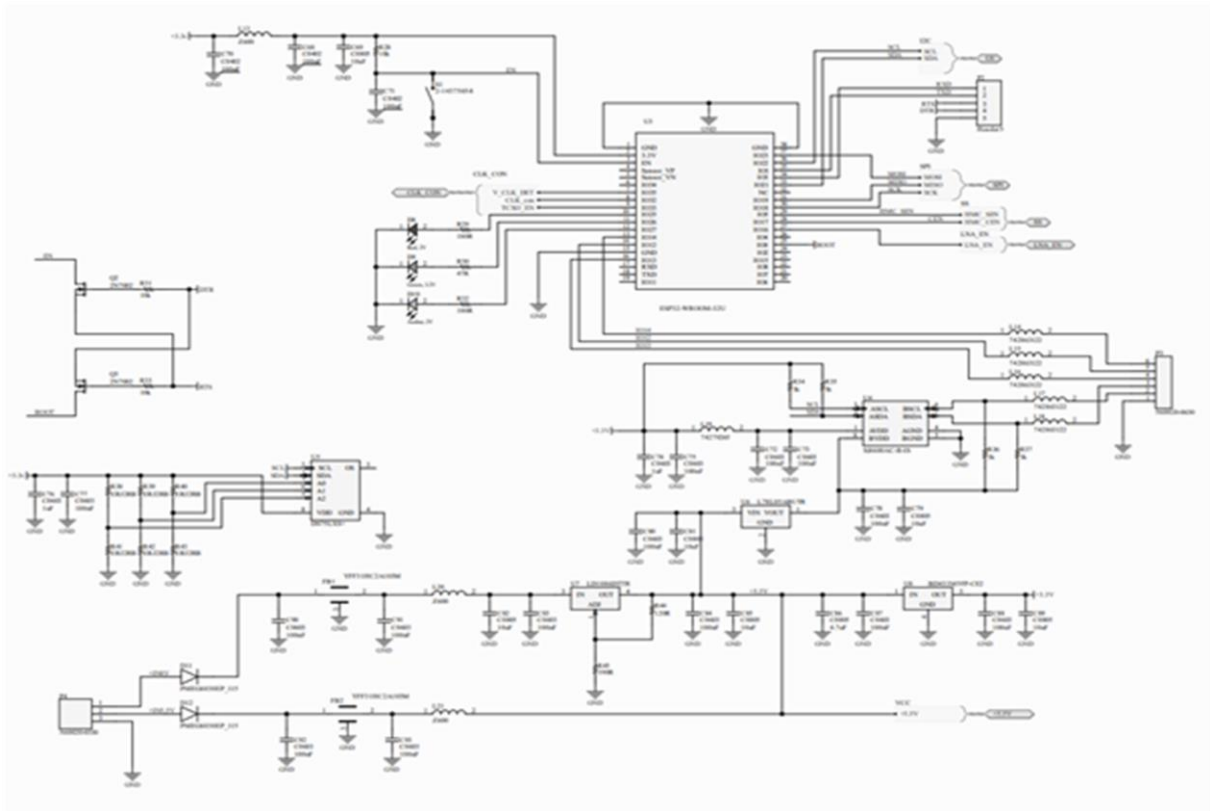
พอร์ตเอาต์พุตแบบ RF ส่วนวงจรสร้างความถี่อ้างอิง ในรูปที่ 4 ใช้วงจรรวม ECS TXO 2520 ทำหน้าที่ผลิต สัญญาณที่มีความถี่อ้างอิง 50 MHz ซึ่งต่อร่วมกับ วงจรสวิตช์ที่เป็นวงจรรวม TS5A3159 เพื่อให้สามารถ เลือกลงความถี่อ้างอิงจากอุปกรณ์ภายนอกได้ด้วย



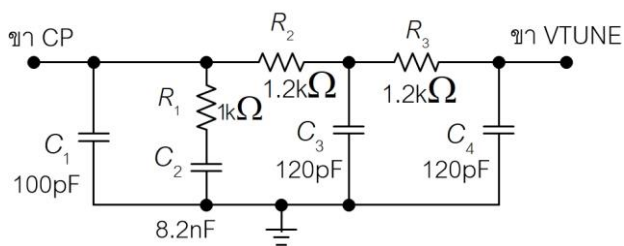
รูปที่ 3 วงจร PLL ที่ใช้วงจรรวม HMC829



รูปที่ 4 วงจรสร้างความถี่ 50 MHz



รูปที่ 5 โมดูล ESP32



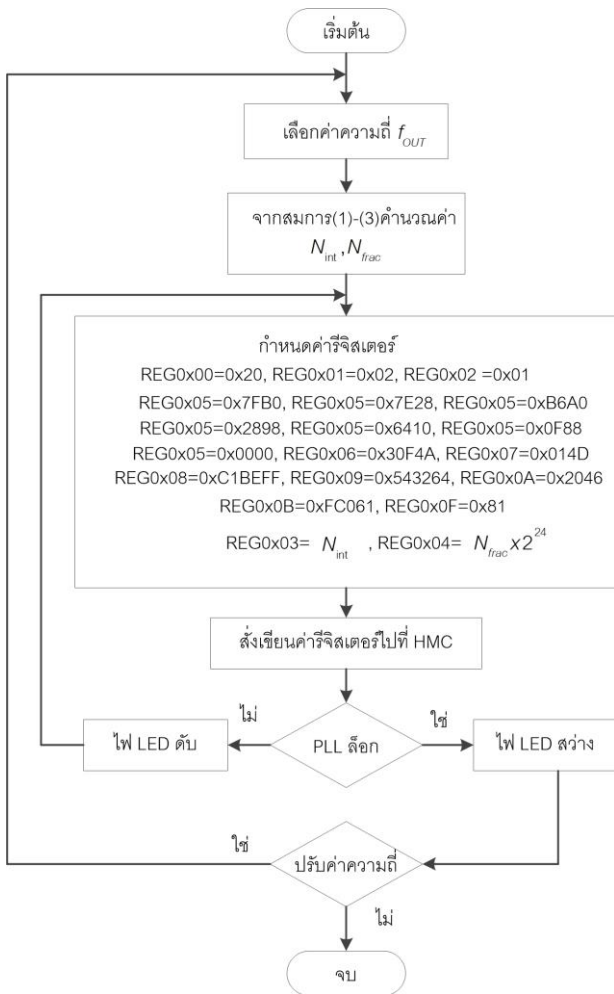
รูปที่ 6 วงจรกรองรูปแบบพาสซีฟ (passive)

ส่วนโมดูล ESP32 ในรูปที่ 5 นั้นเลือกใช้วงจรรวม ESP32 WROOM 32U โดยมีขาของพอร์ตสื่อสาร SPI ต่อร่วมกับวงจรรวม HMC829 ดังตารางที่ 2 เพื่อโปรแกรมควบคุมการทำงานของวงจรสังเคราะห์ความถี่ที่น่าเสนอ ซึ่งส่วนของโปรแกรมได้แสดงตามผังงาน (flowchart) ดังรูปที่ 7 ซึ่งขั้นแรกจะเลือกค่าความถี่เอาต์พุตที่ต้องการ จากนั้นจะทำการคำนวณหาค่าตัวหารความถี่ N_{int} และ N_{frac} ตามสมการที่ (1) – (3) แล้วนำไปกำหนดค่าให้กับรีจิสเตอร์

ต่างๆ และเขียนค่าส่งไปที่วงจรรวม HMC829 หากวงจร PLL อยู่ในสถานะล็อก ก็จะมีไฟ LED สว่างขึ้น และหากต้องการปรับค่าความถี่ ก็จะสามารถปรับค่าความถี่อีกครั้ง

ตารางที่ 2 ขาต่อระหว่าง ESP32 และ HMC829

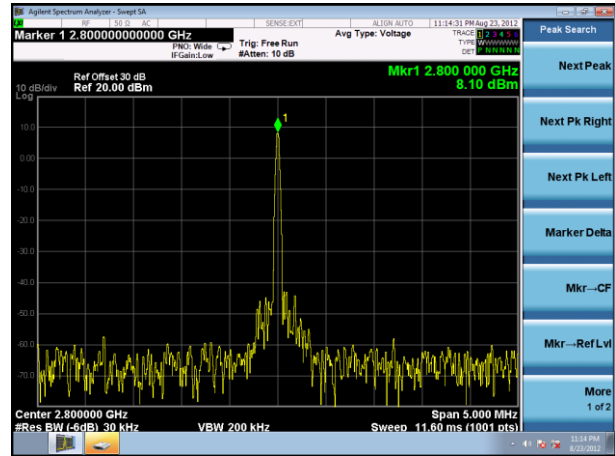
ชื่อขา	ขา ESP32	ขา HMC829
SEN	29	30
SDI	37	31
SDO	31	33
SCK	30	32



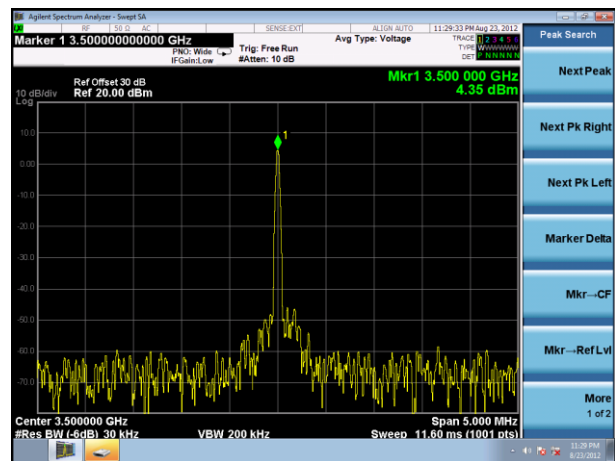
รูปที่ 7 ผังงานของโปรแกรมควบคุม HMC829

3. การทดลองและผล

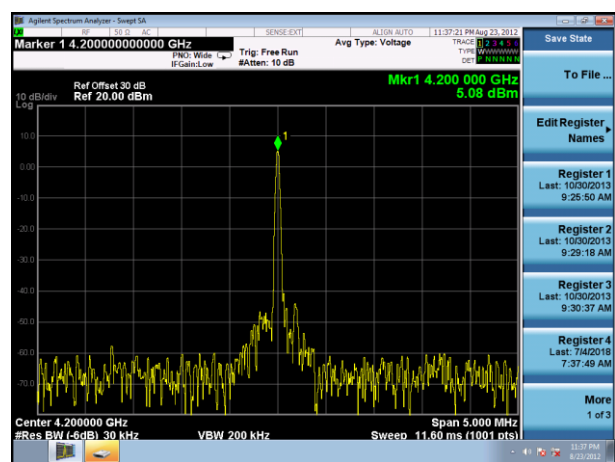
จากระบบที่นำเสนอในรูปที่ 2 ได้นำมาสร้างในรูปวงจรถริง โดยใช้รายละเอียดวงจรถริงในรูปที่ 3 ถึงรูปที่ 6 ได้ผลการทดลองดังรูปที่ 8 ถึงรูปที่ 10 โดยรูปที่ 8 ถึงรูปที่ 10 ได้แสดงการวัดสเปกตรัมของสัญญาณเอาต์พุตเมื่อกำหนดความถี่เป็น 2.80 GHz, 3.50 GHz และ 4.2 GHz จะเห็นว่า ได้ค่าความถี่ที่มีความเที่ยงตรงมาก ส่วนการวัดค่าเฟสของสัญญาณเอาต์พุตที่ความถี่ 3 GHz ได้แสดงดังตารางที่ 3 ซึ่งจะเห็นว่า มีค่าต่ำมากและเป็นไปตามมาตรฐาน IESS-308/309 [8]



รูปที่ 8 สเปกตรัมของสัญญาณเอาต์พุตที่ความถี่ 2.8 GHz



รูปที่ 9 สเปกตรัมของสัญญาณเอาต์พุตที่ความถี่ 3.5 GHz



รูปที่ 10 สเปกตรัมของสัญญาณเอาต์พุตที่ความถี่ 4.2 GHz

ตารางที่ 3 ค่าเฟสจอยซ์ของสัญญาณเอาต์พุตความถี่ 3 GHz

ลำดับที่	ค่าเฟสจอยซ์
1	-19.75 dBc/Hz at 1Hz
2	-44.24 dBc/Hz at 10Hz
3	-73.11 dBc/Hz at 100Hz
4	-97.21 dBc/Hz at 1kHz
5	-104.28 dBc/Hz at 10kHz
6	-107.52 dBc/Hz at 100kHz

4. สรุป

บทความนี้ได้นำเสนอการออกแบบและสร้างวงจรสังเคราะห์ความถี่แบบแบนด์วิดท์กว้างด้วยวงจรรวม HMC829 ต่อร่วมกับวงจรสร้างความถี่อ้างอิง 50 MHz และควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ ESP32 โดยวงจรที่นำเสนอมีจุดเด่นคือ ให้ความถี่ของสัญญาณเอาต์พุตได้เที่ยงตรงมากและมีค่าเฟสจอยซ์ต่ำ ซึ่งยืนยันได้อย่างดีจากผลการทดลอง

References

[1] Kroupa, F., "Phase Lock Loops and Frequency Synthesis", John Wiley, 2003.

[2] Razavi, B. "A Study of Phase Noise in CMOS Oscillators," IEEE J. Solid State Circuits, vol. 31, no. 3, pp. 331-343, March 1996

[3] Razavi, B. "Analysis, Modeling, and

Simulation of Phase Noise in Monolithic Voltage-Controlled Oscillators," Proceedings of the Custom Integrated Circuits Conference, May 1995.

[4] Riely, T., Copeland, M. and Kwasniewski, T. "Delta-Sigma Modulation in Fractional-N Frequency Synthesis," IEEE J. Solid-State Circuits, vol.28, NO 5, pp. 553-559, May 1993.

[5] Pandit, V.K., Ingale, D.V., and Basu S. "Design and implementation of PLL frequency synthesizer using PE3336 IC for IRS application", Electrical and Electronics Engineering: an International Journal (ELELIJ), 2014, vol. 3, No.3, p.31-41.

[6] Kameche, S., and Feham, M. "Designing and simulation a 2.4 GHz integer-N frequency synthesizer with 1 MHz frequency step", International Journal of Computer Applications, 2013, vol.66, No.3, p.9-12.

[7] Document online HMC829 <https://www.analog.com/media/en/technical-documentation/data-sheets/hmc829.pdf>

[8] Document IESS-308 (Rev.11), Intelsat Earth Station Standards (IESS), Mar. 10, 2005.